

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 07-078056

(43)Date of publication of application : 20.03.1995

(51)Int.Cl. G06F 3/08
G06F 3/06

(21)Application number : 05-264725

(71)Applicant : TOSHIBA CORP

(22)Date of filing : 22.10.1993

(72)Inventor : SUKEGAWA HIROSHI

(30)Priority

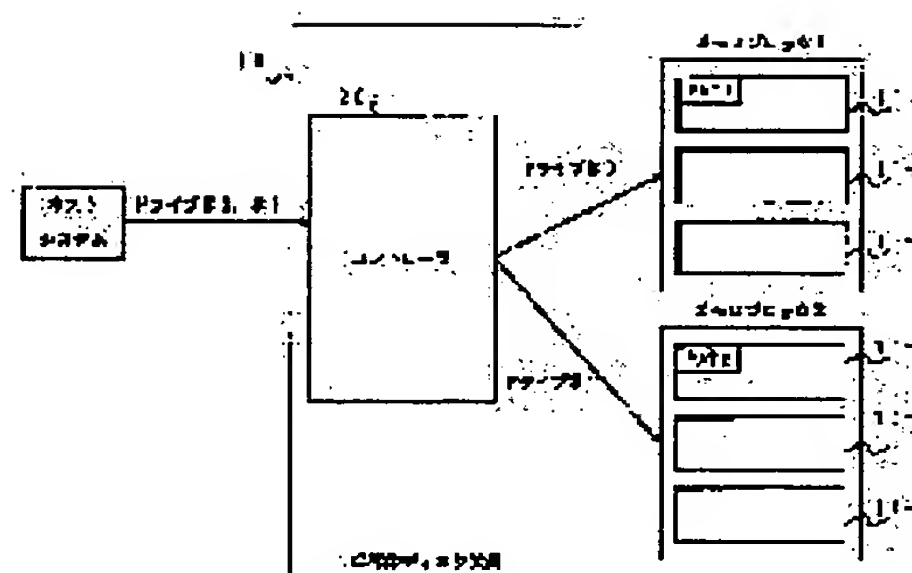
Priority number : 05173987 Priority date : 14.07.1993 Priority country : JP

(54) SEMICONDUCTOR DISK DEVICE

(57)Abstract:

PURPOSE: To vary the storage capacity of the semiconductor disk device without exerting any influence upon data in a flash EEPROM which relates to neither chip replacement nor extension.

CONSTITUTION: When a drive number #0 is specified from a host system, a 1st memory block 1 is selected and when a drive number #1 is specified, a 2nd memory block 2 is selected. Consequently, the 1st and 2nd memory blocks 1 and 2 are different disk drives when viewed from the host system, and data written in flash EEPROMs 11-1 to 11-3 of the 1st memory block 1 and data written in flash EEPROMs 11-4 to 11-6 of the 2nd memory block 2 are individually managed. Therefore, even if chip replacement or extension is performed in the 2nd memory block 2, files written in the flash EEPROMs 11-1 to 11-3 of the 1st memory block 1 are not affected at all.



LEGAL STATUS

[Date of request for examination] 22.10.1993

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number] 2530102

[Date of registration] 14.06.1996

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's
decision of rejection]

[Date of extinction of right]

Copyright (C); 1998,2003 Japan Patent Office

(51)Int.Cl.⁶識別記号 庁内整理番号 F I 技術表示箇所
G 0 6 F 3/08 H
3/06 3 0 1 K

審査請求 有 請求項の数 5 O L (全 15 頁)

(21)出願番号 特願平5-264725
(22)出願日 平成5年(1993)10月22日
(31)優先権主張番号 特願平5-173987
(32)優先日 平5(1993)7月14日
(33)優先権主張国 日本（J P）

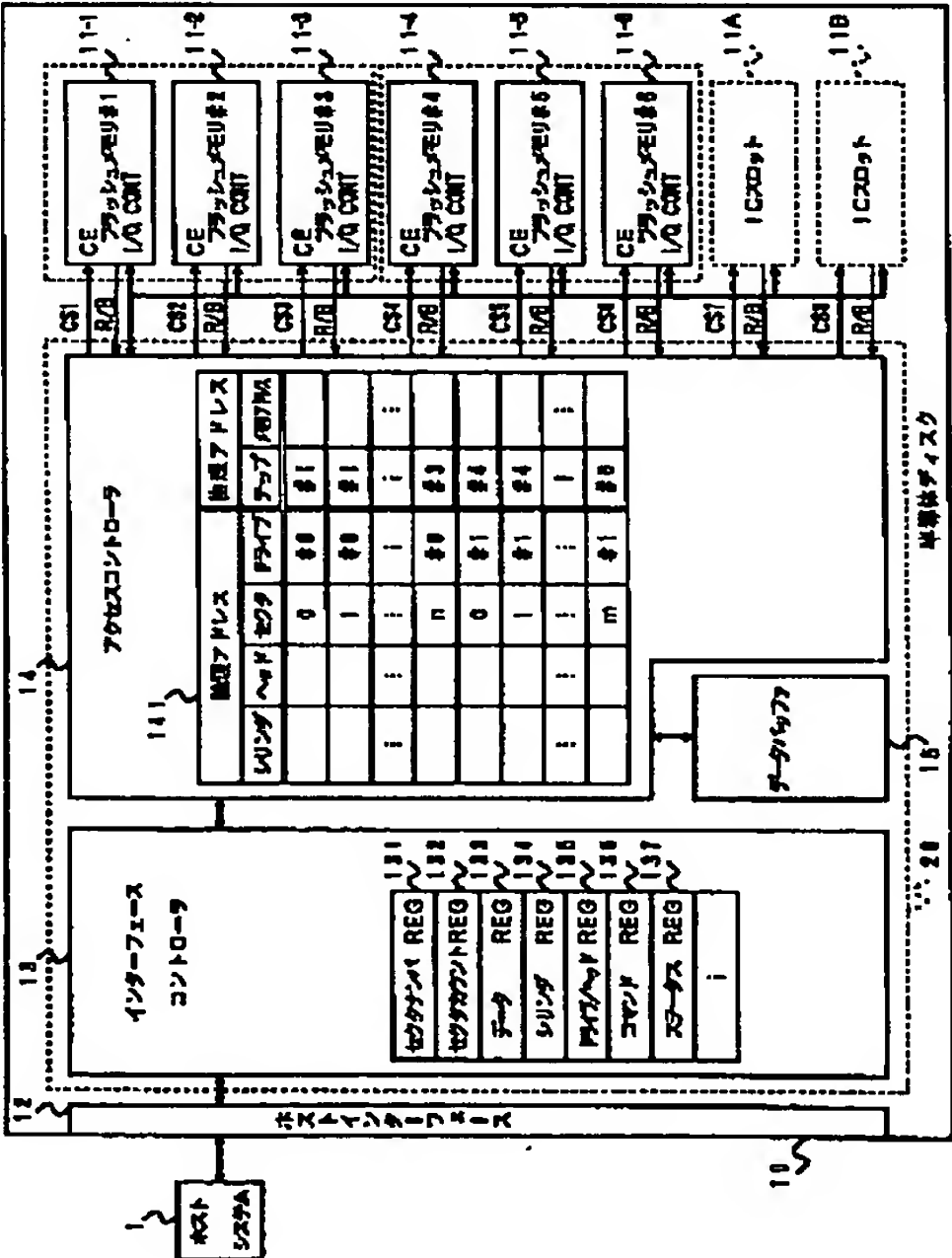
(71)出願人 000003078
株式会社東芝
神奈川県川崎市幸区堀川町72番地
(72)発明者 助川 博
東京都青梅市末広町2丁目9番地 株式会
社東芝青梅工場内
(74)代理人 弁理士 鈴江 武彦

(54)【発明の名称】 半導体ディスク装置

(57)【要約】

【目的】チップ交換や増設に関係しないフラッシュEEPROM上のデータに影響を与えることなく、半導体ディスク装置の記憶容量を変更する。

【構成】ホストシステム1からドライブ番号#0が指定された時には第1メモリブロックが選択され、ドライブ番号#1が指定された時には第2メモリブロックが選択される。このため、ホストシステム1から見ればそれら第1および第2のメモリブロックはそれぞれ異なるディスクドライブとなり、第1のメモリブロックのフラッシュEEPROM11-1～11-3に書き込まれるデータと、第2のメモリブロックのフラッシュEEPROM11-4～11-6に書き込まれるデータはそれぞれ別個に管理される。したがって、第2のメモリブロック内でチップ交換や増設を行っても、第1のメモリブロックのフラッシュEEPROM11-1～11-3に書き込まれているファイルは何等影響されない。



1

【特許請求の範囲】

【請求項1】 複数のフラッシュEEPROMを内蔵し、アクセス対象のディスクドライブを指定するためのドライブ番号とそのアクセス対象のディスクドライブに含まれるディスク記録媒体をアドレス指定するための論理アドレスとを含むホスト装置からのディスクアクセス要求に応じて前記フラッシュEEPROMをアクセスする半導体ディスク装置であって、

前記ディスクアクセス要求によって指定可能な第1および第2のドライブ番号がそれぞれ割り当てられ、各々がフラッシュEEPROMを有する第1および第2のメモリブロックと、

前記論理アドレスをアドレス変換情報に従って前記第1または第2のメモリブロックのフラッシュEEPROMをアクセスするための物理アドレスに変換するアドレス変換手段と、

前記ホスト装置によって指定されたドライブ番号に応じて前記第1および第2のメモリブロックのいずれか一方を選択し、その選択したメモリブロックのフラッシュEEPROMを前記アドレス変換手段によって変換された物理アドレスに従ってリード/ライトアクセスするメモリアクセス手段と、

前記第1および第2のメモリブロック、前記アドレス変換手段、および前記メモリアクセス手段が設けられる回路基板とを具備することを特徴とする半導体ディスク装置。

【請求項2】 前記フラッシュEEPROMの少なくとも1つは、そのフラッシュEEPROMを着脱自在に装着するためのソケットを介して前記回路基板に実装されていることを特徴とする請求項1記載の半導体ディスク装置。

【請求項3】 フラッシュEEPROMを増設するための予備ソケットが前記回路基板にさらに設けられていることを特徴とする請求項1記載の半導体ディスク装置。

【請求項4】 複数のフラッシュEEPROMを内蔵し、アクセス対象のディスクドライブを指定するためのドライブ番号とそのアクセス対象のディスクドライブに含まれるディスク記録媒体をアドレス指定するための論理アドレスとを含むホスト装置からのディスクアクセス要求に応じて前記フラッシュEEPROMをアクセスする半導体ディスク装置であって、

前記ディスクアクセス要求によって指定可能な第1および第2のドライブ番号がそれぞれ割り当てられ、各々がフラッシュEEPROMを有する第1および第2のメモリブロックと、

フラッシュEEPROMを増設するための少なくとも1つの予備ソケットと、

前記第1および第2のメモリブロックのフラッシュEEPROMを制御するコントロールユニットと、

前記第1および第2のメモリブロック、前記予備ソケッ

2

ト、および前記コントロールユニットが設けられる回路基板とを具備し、

前記コントロールユニットは、

前記論理アドレスをアドレス変換情報に従って前記第1または第2のメモリブロックのフラッシュEEPROMをアクセスするための物理アドレスに変換するアドレス変換手段と、

前記ホスト装置によって指定されたドライブ番号に応じて前記第1および第2のメモリブロックのいずれか一方を選択し、その選択したメモリブロックのフラッシュEEPROMを前記アドレス変換手段によって変換された物理アドレスに従ってリード/ライトアクセスするメモリアクセス手段と、

前記第1および第2のメモリブロックそれぞれの各フラッシュEEPROMの書き替え実行回数を管理し、書き替え実行回数が所定の回数に達したフラッシュEEPROMを交換対象のチップに決定する手段と、

前記予備ソケットに新たなフラッシュEEPROMが装着された際、前記交換対象のチップに記憶されている情報を前記予備ソケットのフラッシュEEPROMにコピーする手段と、

前記アドレス変換情報を更新して前記交換対象のチップに対応する論理アドレスを前記予備ソケットのフラッシュEEPROMに割り当てる手段とを具備することを特徴とする半導体ディスク装置。

【請求項5】 複数のフラッシュEEPROMを内蔵し、アクセス対象のディスクドライブを指定するためのドライブ番号とそのアクセス対象のディスクドライブに含まれるディスク記録媒体をアドレス指定するための論理アドレスとを含むホスト装置からのディスクアクセス要求に応じて前記フラッシュEEPROMをアクセスする半導体ディスク装置であって、

前記ディスクアクセス要求によって指定可能な第1および第2のドライブ番号がそれぞれ割り当てられ、各々がフラッシュEEPROMを有する第1および第2のメモリブロックと、

フラッシュEEPROMを増設するための少なくとも1つの予備ソケットと、

前記第1および第2のメモリブロックのフラッシュEEPROMを制御するコントロールユニットと、

前記第1および第2のメモリブロック、前記予備ソケット、および前記コントロールユニットが設けられる回路基板とを具備し、

前記コントロールユニットは、

前記論理アドレスをアドレス変換情報に従って前記第1または第2のメモリブロックのフラッシュEEPROMをアクセスするための物理アドレスに変換するアドレス変換手段と、

前記ホスト装置によって指定されたドライブ番号に応じて前記第1および第2のメモリブロックのいずれか一方

を選択し、その選択したメモリブロックのフラッシュEEPROMを前記アドレス変換手段によって変換された物理アドレスに従ってリード/ライトアクセスするメモリアクセス手段と、

前記予備ソケットに新たなフラッシュEEPROMが装着された際、前記アドレス変換情報を更新して前記予備ソケットのフラッシュEEPROMのメモリアドレス空間に前記第1または第2のメモリブロックの論理アドレス空間に後続する拡張論理アドレス空間を割り当てる手段とを具備することを特徴とする半導体ディスク装置。

【発明の詳細な説明】

【0001】

【産業上の利用分野】この発明は、電氣的に一括消去の可能な不揮発性メモリであるフラッシュEEPROMを備えた半導体ディスク装置に関し、特にドライブ番号によってアクセス対象のディスク装置を指定するホスト装置からのディスクアクセス要求に応じてフラッシュEEPROMをアクセスする半導体ディスク装置に関する。

【0002】

【従来の技術】従来のワークステーションやパーソナルコンピュータ等の情報処理装置の多くは、記憶装置として磁気ディスク装置を用いていた。磁気ディスク装置は、記録の信頼性が高い、ビット単価が安いなどの利点がある反面、装置のサイズが大きい、物理的な衝撃に弱いなどの欠点を持つ。

【0003】磁気ディスク装置は、磁気ヘッドをディスク表面に走らせることによって、データを回転ディスク上に磁氣的に書き込む、あるいはそれらを読み出すという動作原理である。この回転ディスクや磁気ヘッドといった機械的な可動部分は、装置に物理的な衝撃が与えられることによって当然誤動作や故障が発生する恐れがある。またそのような機械的可動部を必要とする事が、装置全体のサイズを小さくする障害となっている。

【0004】このため、磁気ディスク装置は、机上に固定して使用するデスクトップタイプのコンピュータで用いるにはあまり支障とならないが、持ち運び可能で小型なラップトップコンピュータやノートブックコンピュータにおいては、これらの欠点は大きな問題となる。

【0005】そこで、近年、装置のサイズが小さく物理的な衝撃にも強い半導体ディスク装置に注目が集まっている。半導体ディスク装置とは、電氣的に一括消去が可能な不揮発メモリであるフラッシュEEPROMを、従来の磁気ディスク装置などと同様にパーソナルコンピュータなどの2次記憶装置として用いるものである。この半導体ディスク装置には、磁気ディスク装置のような機械的な可動部分がないため、物理的な衝撃による誤動作や故障は発生しにくい。また、装置としてのサイズも小さくなる等の利点がある。

【0006】また、半導体ディスク装置は、磁気ディスク装置では困難であった物理的な記憶容量の変更を容易

に行うことができるという利点がある。すなわち、半導体ディスク装置の記憶媒体はフラッシュEEPROMであるので、そのチップの交換や増設によって記憶容量を比較的簡単に変更することができる。

【0007】例えば、半導体ディスク装置に設けられている複数のフラッシュEEPROMの一部を記憶容量の大きい別のチップに部分的に交換したり、新たなチップを増設すれば、その半導体ディスク装置の記憶容量を増加させることができる。

10 【0008】しかしながら、このようなチップ交換や増設によって半導体ディスク装置の物理的な記憶容量を変更した場合には、たとえそれが複数のフラッシュEEPROMのうちの幾つかを部分的に交換した場合や幾つかのチップを増設しただけであっても、その半導体ディスク装置に記憶されていたデータをそのまま利用することはできなくなる。

【0009】なぜなら、ホストシステムによるファイル管理はドライブ番号単位で行われているので、ある1つのドライブ番号によって指定される半導体ディスク装置においては、1つのファイルがその半導体ディスク装置内の複数のフラッシュEEPROMに分散して格納されている場合が多いためである。この場合、たとえチップ交換が部分的であったとしても、そのチップに格納されていたデータが他のチップに格納されているファイルの一部であったならば、そのファイル自体の内容が保証されなくなるという不具合が生じる。

30 【0010】また、チップを増設した場合であっても、その増設によって増加された記憶領域を有効利用するためにはファイルの再配置等が必要となるので、チップ増設に関係しないフラッシュEEPROM上のデータをそのまま利用することは實際上困難である。

【0011】

【発明が解決しようとする課題】従来では、チップ交換や増設によって半導体ディスク装置の物理的な記憶容量を変更した場合には、たとえそれが複数のフラッシュEEPROMのうちの幾つかを部分的に交換した場合や幾つかのチップを増設しただけであっても、その半導体ディスク装置に記憶されていたデータをそのまま利用することはできなくなる欠点があった。

40 【0012】この発明はこのような点に鑑みてなされたもので、チップ交換や増設に関係しないフラッシュEEPROM上のデータに影響を与えること無く、容易に記憶容量を変更する事ができる半導体ディスク装置を提供することを目的とする。

【0013】

【課題を解決するための手段および作用】この発明は、複数のフラッシュEEPROMを内蔵し、アクセス対象のディスクドライブを指定するためのドライブ番号とそのアクセス対象のディスクドライブに含まれるディスク記録媒体をアドレス指定するための論理アドレスとを含

むホスト装置からのディスクアクセス要求に応じて前記フラッシュEEPROMをアクセスする半導体ディスク装置であって、前記ディスクアクセス要求によって指定可能な第1および第2のドライブ番号がそれぞれ割り当てられ、各々がフラッシュEEPROMを有する第1および第2のメモリブロックと、前記論理アドレスをアドレス変換情報に従って前記第1または第2のメモリブロックのフラッシュEEPROMをアクセスするための物理アドレスに変換するアドレス変換手段と、前記ホスト装置によって指定されたドライブ番号に応じて前記第1および第2のメモリブロックのいずれか一方を選択し、その選択したメモリブロックのフラッシュEEPROMを前記アドレス変換手段によって変換された物理アドレスに従ってリード/ライトアクセスするメモリアクセス手段と、前記第1および第2のメモリブロック、前記アドレス変換手段、および前記メモリアクセス手段が設けられる回路基板とを具備することを特徴とする。

【0014】この半導体ディスク装置においては、第1および第2のメモリブロックに第1および第2のドライブ番号がそれぞれ割り当てられており、ホスト装置によって指定される第1および第2のドライブ番号に回答して、それぞれそれら第1および第2の異なるメモリブロックがアクセス対象として選択される。このため、ホスト装置から見ればそれら第1および第2のメモリブロックはそれぞれ異なるディスクドライブとなり、第1のメモリブロックのフラッシュEEPROMに書き込まれるデータと第2のメモリブロックのフラッシュEEPROMに書き込まれるデータはそれぞれ別個に管理されることになる。このため、1つのファイルが第1および第2のメモリブロックに分散して書き込まれるという事がないので、例えば、第2のメモリブロックにおいてフラッシュEEPROMのチップ交換や増設を行っても、第1のメモリブロックに記憶されているファイルには何等影響は与えられない。したがって、チップ交換や増設に関係しないフラッシュEEPROM上のデータに影響を与えることなく、半導体ディスク装置の記憶容量を容易に変更する事が可能となる。

【0015】

【実施例】以下、図面を参照してこの発明の実施例を説明する。図1にはこの発明の一実施例に係わる半導体ディスク装置の構成が示されている。この半導体ディスク装置10は、ハードディスク装置の代替としてパーソナルコンピュータなどのホストシステム1に接続されて使用されるものであり、フラッシュEEPROM11-1~11-6、ICソケット11A、11B、ホストインターフェース12、およびコントローラ20を備えている。フラッシュEEPROM11-1~11-6は、この半導体ディスク装置10の記録媒体として使用されるものであり、ハードディスク装置の磁気記録媒体に相当するものである。ICソケット11A、11Bは、フラ

ッシュEEPROMを必要に応じて増設するためのスロットである。

【0016】これらフラッシュEEPROM11-1~11-6、およびICソケット11A、11Bは、共通のI/Oバスおよびリード/ライト制御信号線を介してコントローラ20に接続されている。さらに、コントローラ20とフラッシュEEPROM11-1~11-6およびICソケット11A、11Bとの間には、チップセレクト信号(CS1~CS8)線、およびReady/Busy信号線がそれぞれチップ毎に独立して配設されている。

【0017】これらフラッシュEEPROM11-1~11-6においては、書き込みや消去を行う際に扱うデータ量に最低単位が定まっており、その単位分のデータが一括して扱われる。ここでは、一例として、フラッシュEEPROM11-1~11-6は、256バイトのページ単位でデータ書き込みを行なえ、データ消去単位が4Kバイトのブロック単位である場合を想定する。この場合、これらフラッシュEEPROMとしては、NAND型のフラッシュEEPROMを使用することが好ましい。

【0018】フラッシュEEPROM11-1~11-6は、フラッシュEEPROM11-1~11-3から構成される第1メモリブロックと、フラッシュEEPROM11-4~11-6から構成される第2メモリブロックに分割されている。これら第1および第2のメモリブロックにはそれぞれドライブ番号#0、#1が割り当てられており、それぞれマスタドライブおよびスレーブドライブとしてホストシステム1によって扱われる。

【0019】ICソケット11A、11Bは第1メモリブロックまたは第2メモリブロックにフラッシュEEPROMを増設するためのものであり、必要に応じてフラッシュEEPROMが装着される。

【0020】また、この半導体ディスク装置10は、ホストインターフェース12と、コントローラ20を備えている。ホストインターフェース12は、ホストシステム1のシステムバスに接続可能なIDEインターフェースに準拠した40ピンのピン配置を有している。

【0021】コントローラ20は1個のLSIによって実現されており、そのLSIチップには、図示のようなインターフェースコントローラ回路13、アクセスコントロール回路14、およびデータバッファ15が集積形成されている。

【0022】インターフェースコントローラ13は、ホストインターフェース12を介してホストシステム1との通信を行う。このインターフェースコントローラ13には、セクタナンバレジスタ131、セクタカウントレジスタ132、データレジスタ133、シリンダレジスタ134、ドライブ/ヘッドレジスタ135、コマンドレジスタ136、ステータスレジスタ137などを含む

インターフェースレジスタ群が設けられている。これらレジスタは、ホストシステム1によってリード/ライト可能である。

【0023】セクタナンバレジスタ131には、アクセス先頭位置のセクタ番号がホストシステム1によってライトされる。セクタカウントレジスタ132には、リード/ライト対象のセクタ数がホストシステム1によってライトされる。データレジスタ133には、ホストシステム1から入力されるライトデータまたはホストシステム1に出力されるリードデータが設定される。シリンダレジスタ134には、リード/ライト対象のシリンダ番号がホストシステム1によってライトされる。ドライブ/ヘッドレジスタ135には、リード/ライト対象のドライブ番号、およびヘッド番号がホストシステム1によってライトされる。コマンドレジスタ136には、リードコマンドやライトコマンド等がホストシステム1によってライトされる。ステータスレジスタ137には、ホストシステム1に通知するための半導体ディスク装置10の各種ステータスがセットされる。

【0024】アクセスコントローラ14は、MPUと、このMPUの動作を制御するファームウェアプログラムが記憶されたローカルメモリを含んでおり、ホストインターフェース12およびインターフェースコントローラ13を介してホストシステム1から供給されるディスクアクセス要求に応じて、フラッシュEEPROM11-1~11-6をアクセス制御する。

【0025】すなわち、アクセスコントローラ14のMPUは、インターフェースコントローラ13のレジスタ群にセットされる各種コマンドやパラメタをリードし、その内容に応じてフラッシュEEPROM11-1~11-6をアクセス制御する。

【0026】また、アクセスコントローラ14には、アドレス変換テーブル141が設けられている。アドレス変換テーブル141には、ホストシステム1からの論理アドレスとフラッシュEEPROM11-1~11-6をアクセスするための物理アドレスとの対応関係を示すアドレス変換情報が定義されている。ここで、論理アドレスはディスクアクセスのためのアドレスであり、シリンダ番号、ヘッド番号、セクタ番号、およびドライブ番号によって決定される。物理アドレスは、フラッシュEEPROM11-1~11-6を選択的にアクセスするためのアドレスであり、チップ番号、およびメモリアドレスによって決定される。このアドレス変換テーブル141は、フラッシュEEPROM11-1~11-6のいずれかに記憶しておくことが可能である。

【0027】ドライブ番号が#0の場合にはチップ番号#1~#3のフラッシュEEPROM11-1~11-3がアクセス対象として選択され、ドライブ番号が#1の場合にはチップ番号#4~#6のフラッシュEEPROM11-4~11-6がアクセス対象として選択され

る。

【0028】アクセスコントロール回路14は、アドレス変換テーブル141による変換結果にしたがってフラッシュEEPROM11-1~11-6の選択、およびその選択したフラッシュEEPROMに対するデータのリード/ライト制御等を行なう。この場合、アクセスコントローラ14は、アドレス変換テーブル141から出力されるメモリチップ番号に対応するフラッシュEEPROMを選択するために、まず、フラッシュEEPROM11-1~11-6にチップ選択信号CS1~CS6を選択的に供給する。

【0029】例えば、ホストシステム1によって指定されたドライブ番号が#0の時は、フラッシュEEPROM11-1~11-3に対応するチップ選択信号CS1~CS3が選択的に発生される。一方、ホストシステム1によって指定されたドライブ番号が#1の時は、フラッシュEEPROM11-3~11-6に対応するチップ選択信号CS3~CS6が選択的に発生される。

【0030】この後、アクセスコントロール回路14は、アドレス変換テーブル141から出力されるメモリアドレスを先頭アドレスとして発生し、そしてホストシステム1から送られてきたセクタ数分のデータのリード/ライト動作が実行されるように、その先頭アドレスを順次カウントアップする。

【0031】この場合、フラッシュEEPROMのアクセスは、フラッシュEEPROMの動作モードをコマンドによって指定するコマンド方式で行われる。すなわち、アクセスコントロール回路14は、まず、フラッシュEEPROMの動作モード（ライトモード、リードモード、消去モード、ベリファイモード等）を指定し、次いでアクセス位置を示すアドレス（ライトモードの時は、アドレスおよびライトデータ）をフラッシュEEPROMに供給する。フラッシュEEPROMには、例えば256バイトの入出力レジスタが設けられている。このため、例えばライトモードにおいては、そのレジスタにライトデータが転送された後は、フラッシュEEPROM内部でライト動作が実行されるので、アクセスコントロール回路14はそのライトアクセスの制御から解放される。

【0032】さらに、アクセスコントローラ14は、フラッシュEEPROM11-1~11-6それぞれの書き替え実行回数を、それらチップ内にそれぞれ設けられているライトカウント情報を利用して管理する。このライトカウント情報は、あらかじめ決められた回数（数百回乃至数千回）の書き替えが実行された時に+1カウントアップされる。また、アクセスコントローラ14は、現在装着されているチップ数、および半導体ディスク装置10全体の記憶容量などの構成情報を、フラッシュEEPROM11-1~11-6のいずれかに記憶されるCONFIGテーブルを利用して管理する。

【0033】データバッファ15は、ホストシステム1から送られてきたライトデータやフラッシュメモリ11-1~11-6からの読み出しデータを保持する。この半導体装置10においては、フラッシュEEPROM11-1~11-3から構成される第1メモリブロックが第1ドライブ番号#0によって選択され、フラッシュEEPROM11-4~11-6から構成される第2メモリブロックが第2ドライブ番号#1によって選択される。このため、ホストシステム1から見ればそれら第1および第2のメモリブロックはそれぞれ異なるディスクドライブとなり、第1のメモリブロックのフラッシュEEPROM11-1~11-3に書き込まれるデータと、第2のメモリブロックのフラッシュEEPROM11-4~11-6に書き込まれるデータはそれぞれ別個に管理されることになる。この様子を図2に概念的に示す。

【0034】図2に示されているように、半導体ディスク装置10はホストシステム1のFATファイルシステムによって2台のドライブとして扱われ、ドライブ番号#0のドライブに対応するフラッシュEEPROM11-1~11-3のファイル管理は第1のファイル管理情報(FAT1)を利用して行われ、ドライブ番号#1のドライブに対応するフラッシュEEPROM11-3~11-6のファイル管理は第2のファイル管理情報(FAT2)を利用して行われる。

【0035】この場合、FAT1によって管理される全てのファイルはフラッシュEEPROM11-1~11-3に記憶され、FAT2によって管理される全てのファイルはフラッシュEEPROM11-4~11-6に記憶される。

【0036】したがって、1つのファイルが第1および第2のメモリブロックに分散して書き込まれるという事がないので、例えば、第2のメモリブロックにおいてフラッシュEEPROM11-3~11-4のいずれかのチップの交換やICスロット11A, 11Bを利用して新たなフラッシュEEPROMを第2メモリブロックに増設しても、第1のメモリブロックのフラッシュEEPROM11-1~11-3に記憶されているファイルには何等影響は与えられない。

【0037】したがって、フラッシュEEPROM11-1~11-3の内容に影響を与えることなく、半導体ディスク装置10の記憶容量を容易に変更する事が可能となる。

【0038】次に、図3を参照して、半導体ディスク10の実際の実装形態の一例を説明する。図3には、第1メモリブロックのフラッシュEEPROM11-1~11-3に対応する部分だけが代表して示されている。

【0039】すなわち、図1に示した半導体ディスク装置10のすべての構成ユニット、つまりコントローラ20、フラッシュEEPROM11-1~11-6、IC

ソケット11A, 11Bはプリント回路基板30に実装されているが、フラッシュEEPROM11-1~11-6についてもプリント回路基板30に直接ではなく、それぞれ対応するICソケットを介して実装される。

【0040】例えば、第1メモリブロックのフラッシュEEPROM11-1~11-3については、それぞれ対応するICソケット21A~21Cを介してプリント回路基板30に実装されている。これらソケット21A~21Cは、前述のICソケット11A, 11Bと同様に、フラッシュEEPROMをプリント回路基板30に着脱自在に装着するためのものである。

【0041】このように構成された半導体ディスク装置10においては、3個のソケット21A~21Cに装着されるフラッシュEEPROM11-1~11-3を必要に応じて他のチップに容易に交換する事ができる。

【0042】また、同様にして、フラッシュEEPROM11-4~11-6についても対応するICソケットを介してプリント回路基板30に実装されているので、チップ交換を容易に行う事ができる。

【0043】なお、ここでは、アドレス変換テーブル141のアドレス変換情報をドライブ番号#0用とドライブ番号#1用に2分割したが、予めアドレス変換テーブルを第1メモリブロック用と第2メモリブロック用の2種類用意し、それらアドレス変換テーブルをホストシステム1から指定されるドライブ番号によって選択することも可能である。

【0044】また、アドレス変換テーブル141の変換情報を、図4のように定義することも可能である。すなわち、図4のアドレス変換テーブル141においては、ドライブ番号は定義されておらず、その代わりに、第1メモリブロックのフラッシュEEPROM11-1~11-3と第2メモリブロックのフラッシュEEPROM11-4~11-6に連続したセクタ番号が割り当てられている。

【0045】ホストシステム1はドライブ毎に独立してセクタ番号を管理しているので、本来は、第1メモリブロックのフラッシュEEPROM11-1~11-3に割り当てられるセクタ番号、および第2メモリブロックのフラッシュEEPROM11-4~11-6に割り当てられるセクタ番号は共に“0”から始まる。

【0046】しかしながら、ここでは、第2メモリブロックのフラッシュEEPROM11-4~11-6に割り当てられる本来のセクタ番号“0”~“m”にそれぞれn+1のオフセットを加算した値が生成され、それがアドレス変換テーブル141に登録されている。

【0047】以下、図5のフローチャートを参照して、図4のアドレス変換テーブル141を利用したアドレス変換動作を含む半導体ディスク装置10全体の動作を説明する。

【0048】まず、ホストシステム1によってコマンド

レジスタ136にリード/ライトコマンドがライトされる(ステップS11)。次いで、インターフェースコントローラ13のハードウェアによって、ステータスレジスタ137にビジーフラグ(BSY)がセットされる(ステップS12)。アクセスコントローラ14のファームウェアは、コマンドレジスタ136にコマンドがライトされたことを検知すると、それに応じて以下のようなコマンド処理を開始する(ステップS13、S14)。

【0049】すなわち、ファームウェアは、まず、コマンドレジスタ136からコマンドをリードし、そのコマンドのコードを解釈してコマンド内容を判定する(ステップS16)。このコマンド判定処理では、コマンドコードに対応するコマンド処理ファームウェアがコールされ、起動される。

【0050】起動されたファームウェアは、ホストシステム1が指定したドライブ番号(Drive#)とセクタ番号に基づいて、アドレス変換テーブル141を検索するためのセクタアドレスを生成する。このセクタアドレスは、

セクタアドレス=セクタ番号 + オフセット×(0 OR 1)

の演算によって求められる。

【0051】オフセット値は前述したようにn+1であり、ドライブ番号が#0の時には、ホストシステム1が指定したセクタ番号がそのままアドレス変換テーブル141を検索するためのセクタアドレスとなる。一方、ドライブ番号が#1の時にはホストシステム1が指定したセクタ番号にオフセット値(n+1)が加算され、その加算結果がアドレス変換テーブル141を検索するためのセクタアドレスとなる。

【0052】次いで、ファームウェアはコマンドを実行し、アドレス変換テーブル141のを検索によって求めたチップ番号およびメモリアドレスに従ってフラッシュEEPROM11-1~11-3、またはフラッシュEEPROM11-4~11-6をアクセス制御する(ステップS18、S19)。

【0053】以上のように、この実施例の半導体ディスク装置10においては、ホストシステム1から見ると、第1および第2のメモリブロックがそれぞれ異なるディスクドライブとなり、第1のメモリブロックのフラッシュEEPROM11-1~11-3に書き込まれるデータと、第2のメモリブロックのフラッシュEEPROM11-4~11-6に書き込まれるデータはホストシステム1のFATファイルシステムによってそれぞれ別個に管理されることになる。このため、1つのファイルが第1および第2のメモリブロックに分散して書き込まれるという事がないので、例えば、第2のメモリブロックにおいてフラッシュEEPROMのチップ交換や増設を行っても、第1のメモリブロックに記憶されているファ

イルには何等影響は与えられない。したがって、チップ交換や増設に関係しないフラッシュEEPROM上のデータに影響を与えることなく、半導体ディスク装置10の記憶容量を容易に変更する事が可能となる。

【0054】次に、チップ交換・増設によって新たに装着されたフラッシュEEPROMに対する管理動作について説明する。図6には、書き替え回数がある一定値以上に達して交換対象となったフラッシュEEPROMを、空きスロットに装着した新たなフラッシュEEPROMによって代替する場合の一連の処理が示されている。

【0055】前述したようにアクセスコントローラ14は、書き替え回数をフラッシュEEPROM11-1~11-6それぞれに格納されているライトカウンタを利用して管理しており、あるフラッシュEEPROMの書き替え回数がある一定値以上に達すると、そのチップ番号をホストシステム1に通知する。ホストシステム1は、ユーザからの問い合わせに回答して、チップ交換の必要性のあるチップ番号を示すメッセージをディスプレイモニタに表示してユーザに提示する。

【0056】ユーザは、チップ交換の必要性を認識すると、まず、その時未使用の空きスロット、例えばスロット11Aに新たなフラッシュEEPROMを装着し、その新たなフラッシュEEPROMを使用可能にするための専用のユーティリティプログラムを、ホストシステム1のHDDやFDからそのシステム1の主記憶にロードしてそれを実行させる(ステップS21、S22)。この時、交換対象のチップ番号は、ユーザによって指定される。

【0057】次いで、ホストシステム1から半導体ディスク装置10にコマンドが転送され、チップ交換に関するプログラムが半導体ディスク装置10のアクセスコントローラ14のMPUによって実行される。

【0058】アクセスコントローラ14のMPUは、まず、交換元のチップに記憶されているすべての情報を、スロット11Aに新たに装着されたチップにコピーする(ステップS23)。たとえば、チップ番号#1のフラッシュEEPROM11-1が交換元のチップの場合には、そのフラッシュEEPROM11-1の内容がすべてスロット11Aに新たに装着されたフラッシュEEPROMにコピーされる。

【0059】ここで、その新たなチップが装着されたスロット番号は、Ready/Busy信号線を参照することによって検出することができる。すなわち、フラッシュEEPROMをスロット11Aに装着すると、それまで不定レベルまたはGNDレベルに固定されていたスロット11Aに対応するReady/Busy信号線がフラッシュEEPROMによってReady状態(Hレベル)に設定される。このため、そのReady/Busy信号線の電位変化によって、どのスロットにチップ

が装着されたかを検出することができる。

【0060】コピー処理においては、フラッシュEEPROM11-1のライトカウンタの値も新たなフラッシュEEPROMにコピーされてしまう。このため、MPUは、コピー処理の後、新たに装着されたフラッシュEEPROMのライトカウンタの値を初期値“0”に書き替える(ステップS24)。

【0061】次いで、MPUは、アドレス変換テーブル141を書き替え、交換元のフラッシュEEPROM11-1に割り当てられていた論理アドレスを新たに装着されたフラッシュEEPROMにマッピングする(ステップS25)。例えば、新たに装着されたフラッシュEEPROMのチップ番号を#7とすると、図1のアドレス変換テーブル141は、チップ番号#1が登録されている全てのエントリがチップ番号#1からチップ番号#7に変更される。

【0062】この後、MPUがコマンド終了ステータスをホストシステム1に発行すると、コマンド終了を示すメッセージがホストシステム1のディスプレイモニタに表示されてユーザに提示される(ステップS26)。ユーザは、交換元のフラッシュEEPROMを取り外す(ステップS27)。以降、新たに装着されたフラッシュEEPROMを利用することによって、ドライブ#0のディスクアクセスを以前と同様に行うことができる。

【0063】なお、ここでは、交換対称となったフラッシュEEPROMと同一メモリサイズのフラッシュEEPROMを装着した場合を例にとって説明したが、交換元と交換先のチップは必ずしも同一メモリサイズである必要はなく、例えば、交換元チップよりも容量の大きい別のタイプのチップを新たに装着することもできる。

【0064】以下、図7を参照して、交換対称となったフラッシュEEPROM(チップタイプ1)を、その2倍の記憶容量を持つ新たなフラッシュEEPROM(チップタイプ2)によって代替する場合の一連の処理を説明する。

【0065】ユーザは、チップ交換の必要性を知ると、まず、その時未使用の空きスロット、例えばスロット11Aに新たなフラッシュEEPROMを装着し、その新たなフラッシュEEPROMを使用可能にするための専用のユーティリティプログラムを、ホストシステム1のHDDやFDからそのシステム1の主記憶にロードしてそれを実行させる(ステップS31、S32)。この時、交換対象のチップ番号は、ユーザによって指定される。

【0066】次いで、ホストシステム1から半導体ディスク装置10にコマンドが転送され、チップ交換に関するプログラムが半導体ディスク装置10のアクセスコントローラ14のMPUによって実行される。

【0067】アクセスコントローラ14のMPUは、まず、スロット11Aに装着されたフラッシュEEPROM

Mのチップタイプを検出する。チップタイプの検出処理は、そのフラッシュEEPROMの第2チップ領域の先頭アドレスに予め格納されているID(B0B0)を正常にリードできるか否かによって行うことができる。

【0068】すなわち、MPUは、スロット11Aに装着されたフラッシュEEPROMの第2チップ領域の先頭アドレスをリードアクセスし、そのリードしたデータが予め決められたIDと一致するか否かによってチップタイプを判別する(ステップS33、S34)。この場合、リードデータとIDが一致すればチップタイプ2、一致しなければチップタイプ1と判断される。

【0069】スロット11Aに装着されたフラッシュEEPROMがチップタイプ2の場合、MPUは、そのフラッシュEEPROMの第1チップ領域を代替用のチップ領域に決定し、第2チップ領域を増設チップ領域に決定する(ステップS35)。

【0070】そして、MPUは、交換元のチップに記憶されているすべての情報を、代替チップ領域にコピーする(ステップS36)。たとえば、チップ番号#1のフラッシュEEPROM11-1が交換元のチップの場合には、そのフラッシュEEPROM11-1の内容がすべてスロット11Aに新たに装着されたフラッシュEEPROMの代替チップ領域にコピーされる。この場合、フラッシュEEPROM11-1のライトカウンタの値もコピーされてしまうので、MPUは、代替チップ領域のライトカウンタの値を初期値“0”に戻す(ステップS37)。

【0071】次いで、MPUは、アドレス変換テーブル141を書き替え、交換元のフラッシュEEPROM11-1に割り当てられていた論理アドレスを代替チップ領域にマッピングすると共に、増設チップ領域に対してドライブ#0の論理アドレス空間に連続する新たな論理アドレス空間をマッピングする(ステップS38)。

【0072】例えば、スロット11Aに新たに装着されたフラッシュEEPROMのチップ番号を#7とすると、図1のアドレス変換テーブル141は、チップ番号#1が登録されている全てのエントリがチップ番号#1からチップ番号#7に変更される。さらに、アドレス変換テーブル141のエントリが追加され、増設チップの容量に対応する新たな論理アドレス空間がそこに割り当てられる。この場合、増設チップのチップ番号は代替チップと同じく#7であるが、その先頭メモリアドレスは代替チップの最終アドレスの次の値から開始される。

【0073】この後、MPUがコマンド終了ステータスをホストシステム1に発行すると、コマンド終了を示すメッセージがホストシステム1のディスプレイモニタに表示されてユーザに提示される(ステップS39)。ユーザは、交換元のフラッシュEEPROMを取り外す(ステップS40)。

【0074】次に、図8を参照して、チップ代替を行わ

ずに単にチップを増設する場合の手順について説明する。ここでは、半導体ディスク装置10にドライブ番号#0のフラッシュEEPROM11-1~11-3だけが存在している状態で、新たに追加したフラッシュEEPROMをドライブ番号#1のメモリブロックとして扱う場合を例にとって説明する。

【0075】ユーザは、まず、その時未使用の空きスロット、例えばスロット11Aに新たなフラッシュEEPROMを装着し、その後、ホストシステム1をパワーオンする(ステップS51)。このパワーオンに応答して、アクセスコントローラ14のMPUは、半導体ディスク装置10内に存在するチップ数を検出する(ステップS52)。チップ数は、各チップからアクセスコントローラ14に独立に供給されているReady/Busy信号線を参照することによって検出することができる。すなわち、パワーオン直後におけるフラッシュEEPROMのReady/Busy信号線はReady状態(Hレベル)に維持されるので、HレベルのReady/Busy信号線の数によってチップ数を検出できる。

【0076】次いで、MPUは、その検出したチップ数がConfigテーブルに登録されているチップ数(ここでは、チップ数は、フラッシュEEPROM11-1~11-3の3つである)よりも多いときにチップが増設したことを認識し、その増設されたチップをドライブ#1に割り当てる(ステップS53)。MPUは、アドレス変換テーブル141に、ドライブ#1の論理アドレス空間に対応するエントリを追加して、その増設されたチップにドライブ#1の論理アドレス空間をマッピングする(ステップS54)。この後、MPUはConfigテーブルの内容を増設チップを含む値に書き替える(ステップS55)。

【0077】この結果、以降、この半導体ディスク装置はドライブ番号#0、#1に対応した2台のディスク装置としてホストシステム1によって扱われる。なお、ドライブ台数の追加のみならず、チップ増設によってドライブ#0またはドライブ#1の記憶容量を増設することも可能である。例えば、ドライブ#1の容量を増やす場合には、増設されたチップに対してドライブ#1の論理アドレス空間に連続する新たな論理アドレス空間がマッ

ピングすれば良い。

【0078】以上のように、この半導体ディスク装置10においては、従来のHDDでは不可能であったドライブユニット内部の記録媒体の交換・増設を、チップ交換・チップ増設といった手法によって容易に、かつドライブ番号毎に独立して行うことが可能となる。

【0079】

【発明の効果】以上詳記したように、この発明によれば、1台の半導体ディスク装置を2台のドライブとして扱うことができるので、他方のドライブのデータに影響を与えることなく、一方のドライブにおけるチップ交換や増設を行うことが可能となる。

【図面の簡単な説明】

【図1】この発明の一実施例に係る半導体ディスク装置の構成を示すブロック図。

【図2】同実施例の半導体ディスク装置に対するドライブ番号の割り当ての様子を示す概念図。

【図3】同実施例の半導体ディスク装置の実装形態の一例を示す斜視図。

【図4】同実施例の半導体ディスク装置に設けられたアドレス変換テーブルの構成例を示す図。

【図5】図4のアドレス変換テーブルを利用したアドレス変換動作を説明するためのフローチャート。

【図6】同実施例の半導体ディスク装置のフラッシュEEPROMを交換する場合の一連の処理手順を説明するためのフローチャート。

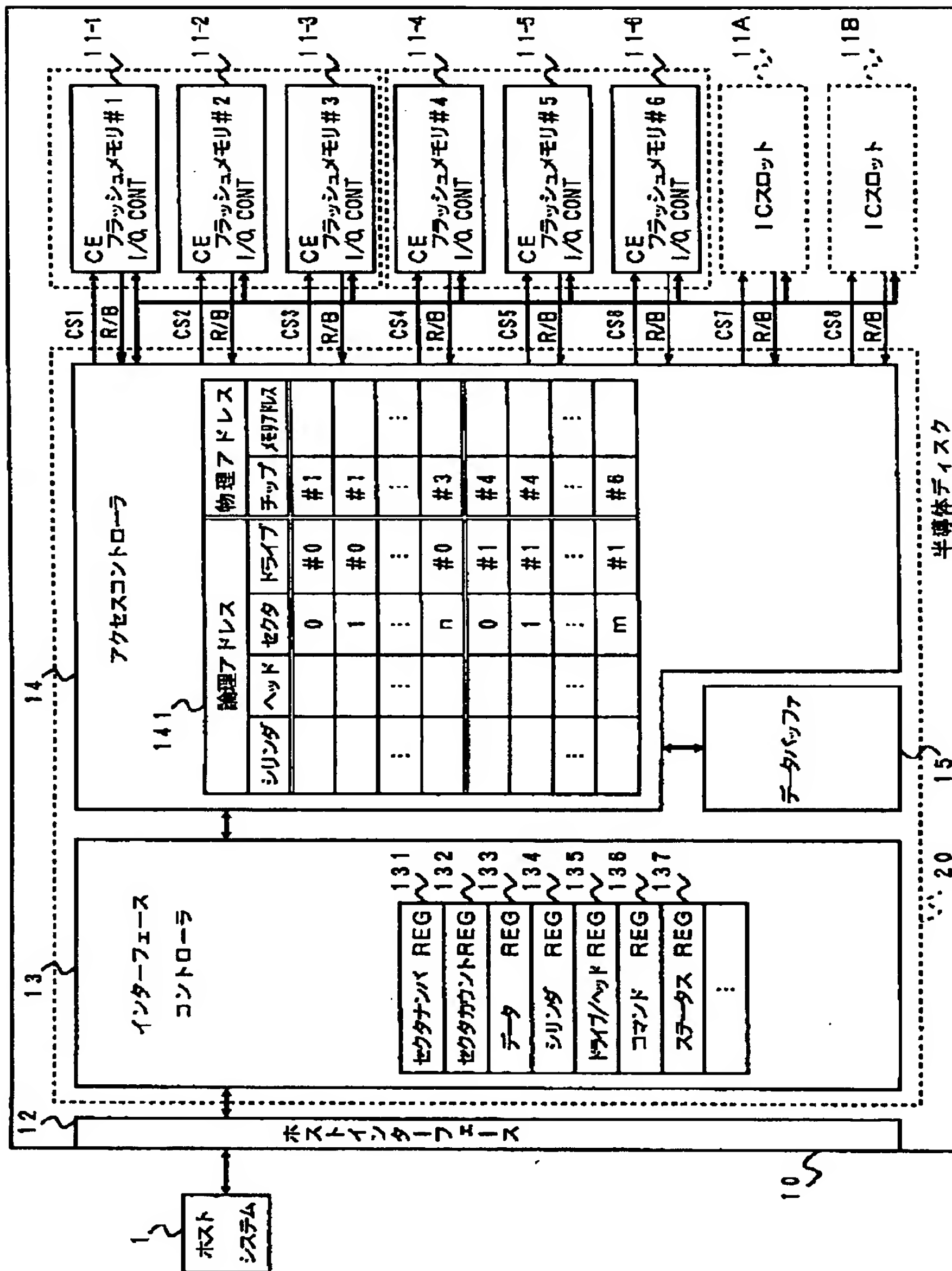
【図7】同実施例の半導体ディスク装置にフラッシュEEPROMをそれよりも記憶容量の大きいチップに交換する場合の一連の処理手順を説明するためのフローチャート。

【図8】同実施例の半導体ディスク装置にフラッシュEEPROMを増設する場合の一連の処理手順を説明するためのフローチャート。

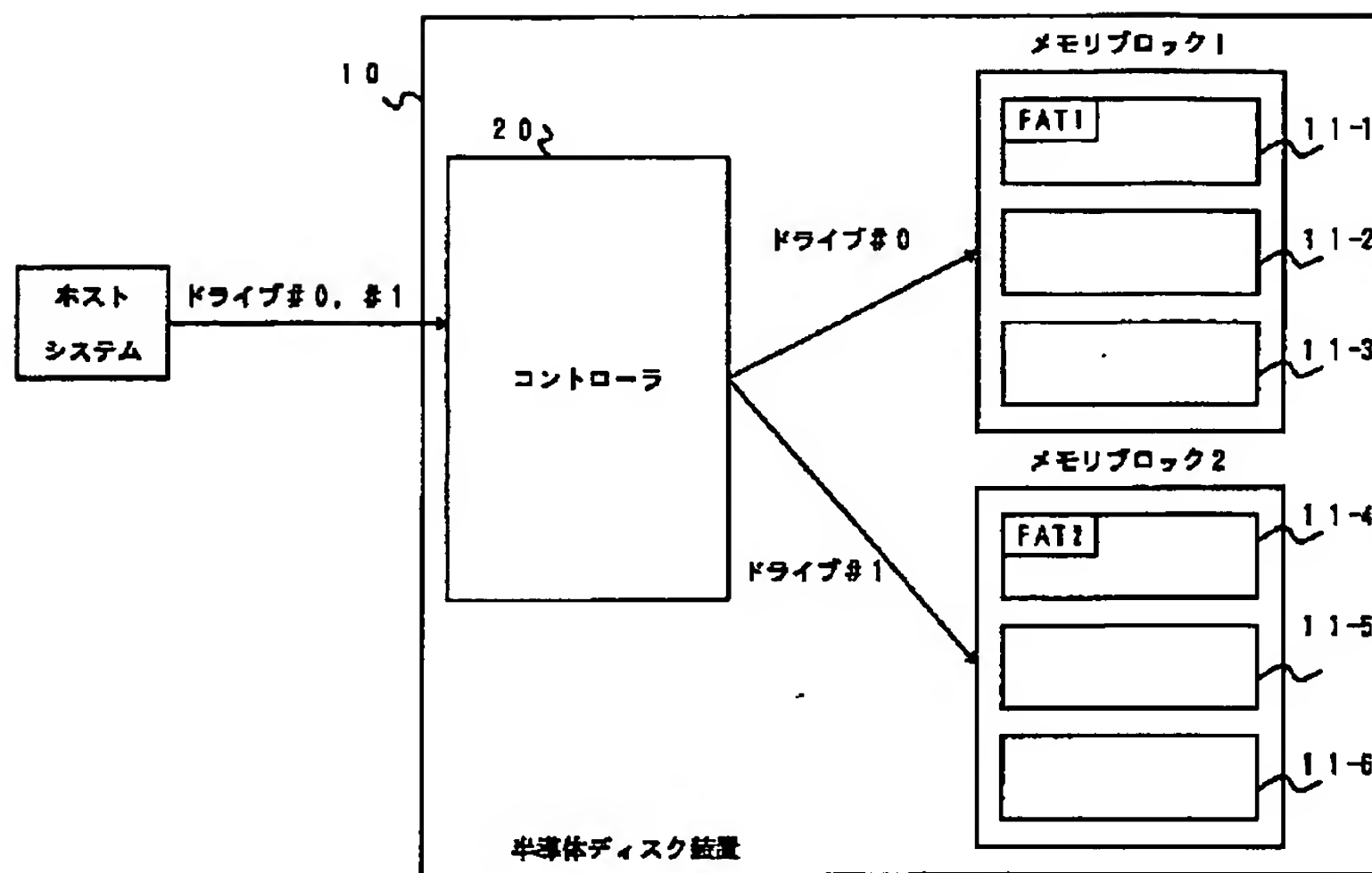
【符号の説明】

1…ホストシステム、10…半導体ディスク装置、11-1~11-6…フラッシュEEPROM、12…ホストインターフェース、13…インターフェースコントローラ、14…アクセスコントローラ、15…データバッファ。

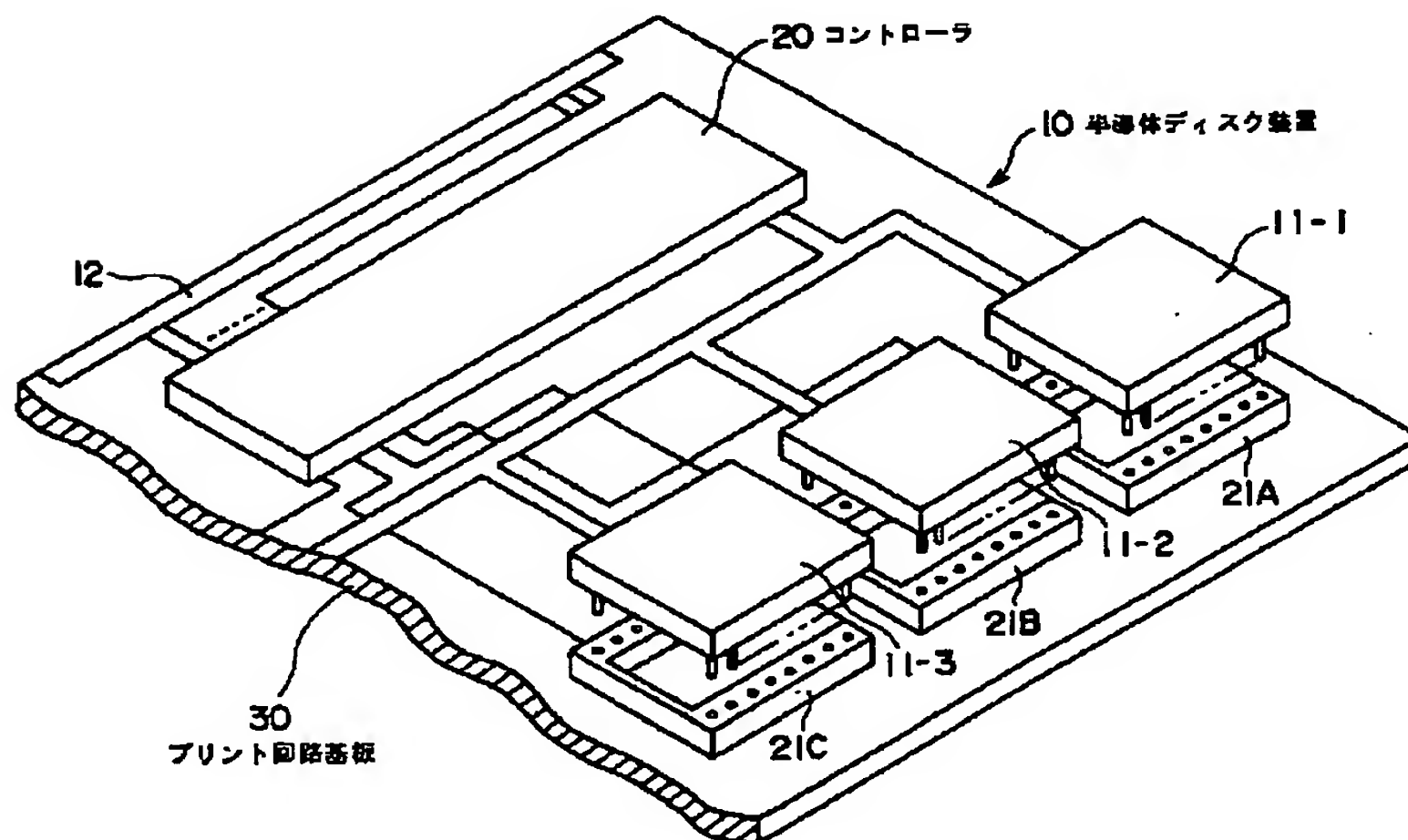
【図1】



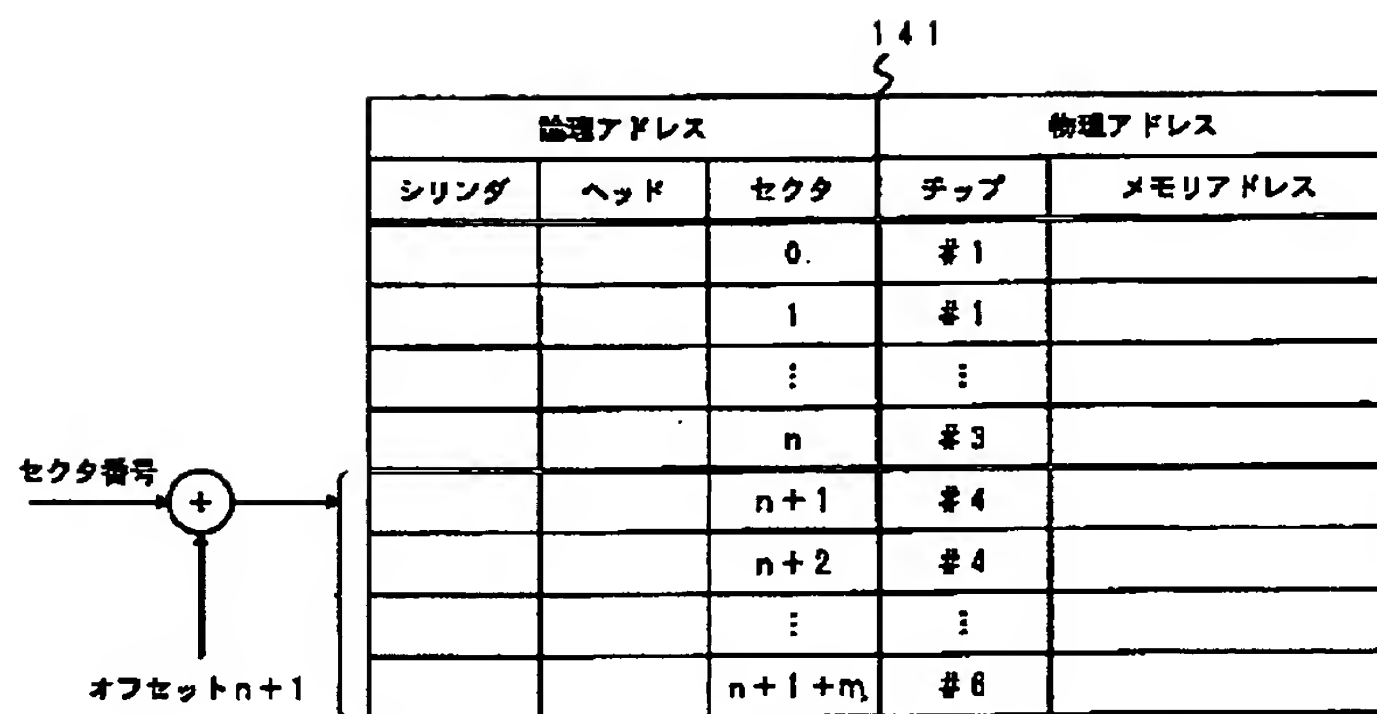
【図2】



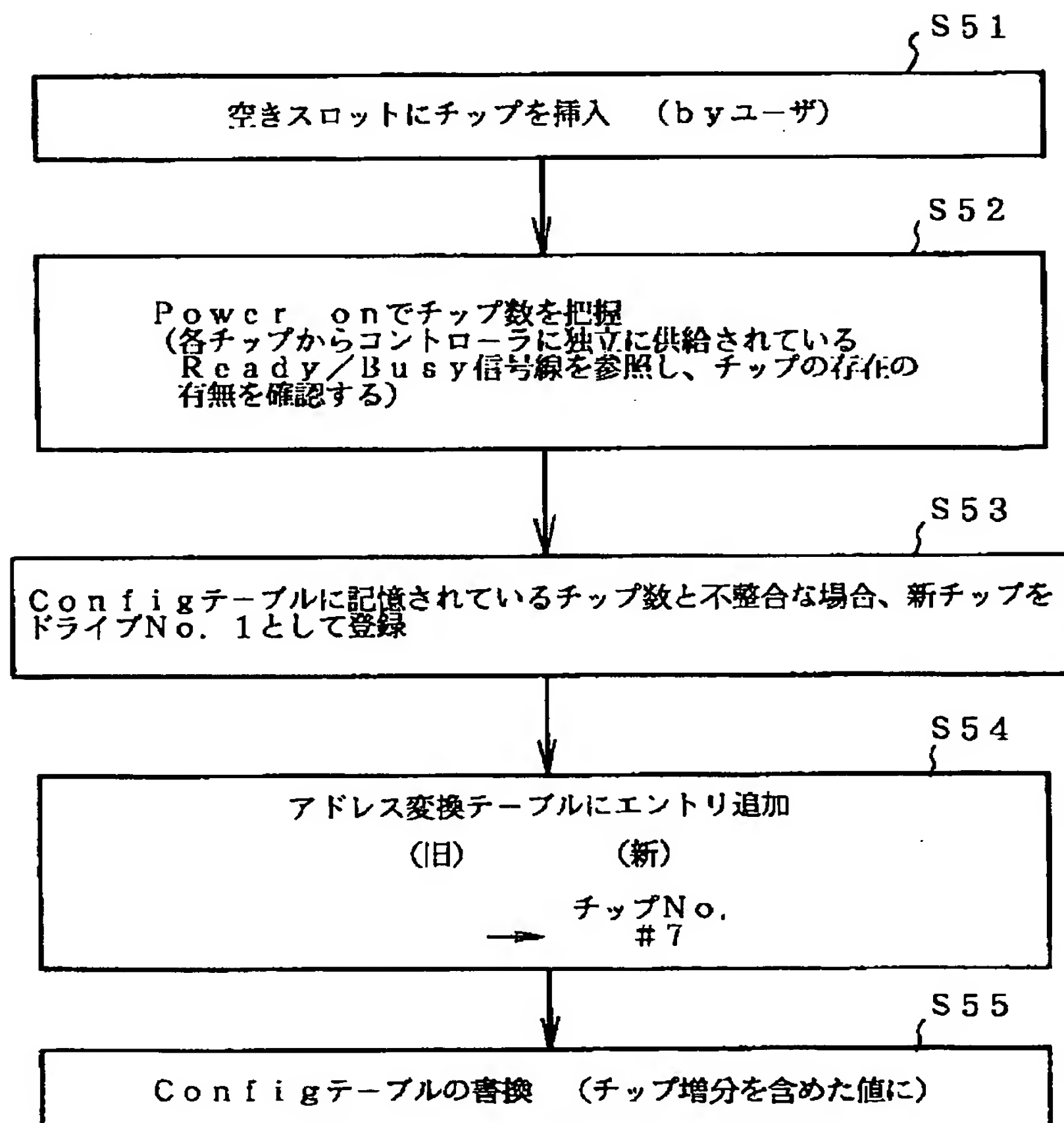
【図3】



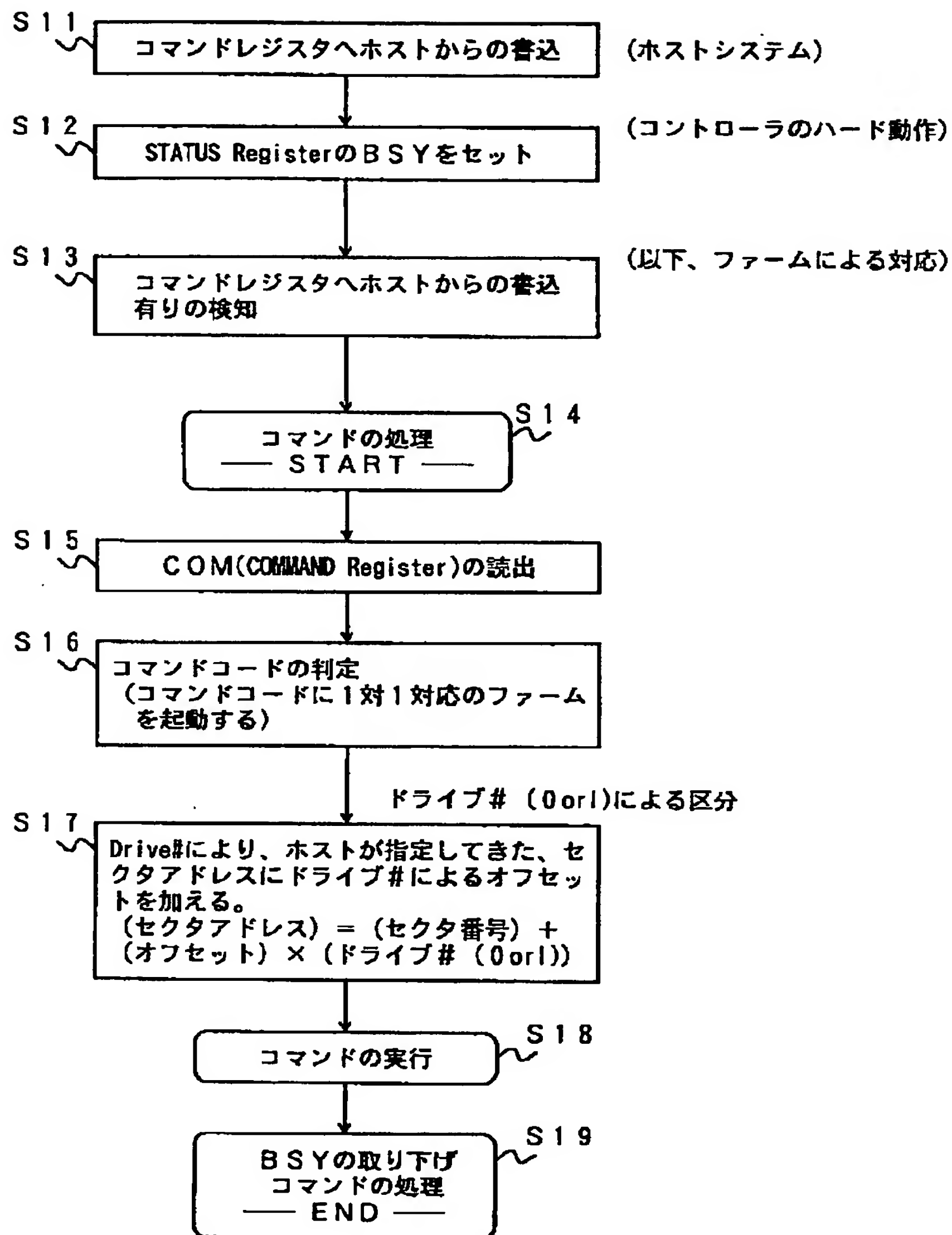
【図4】



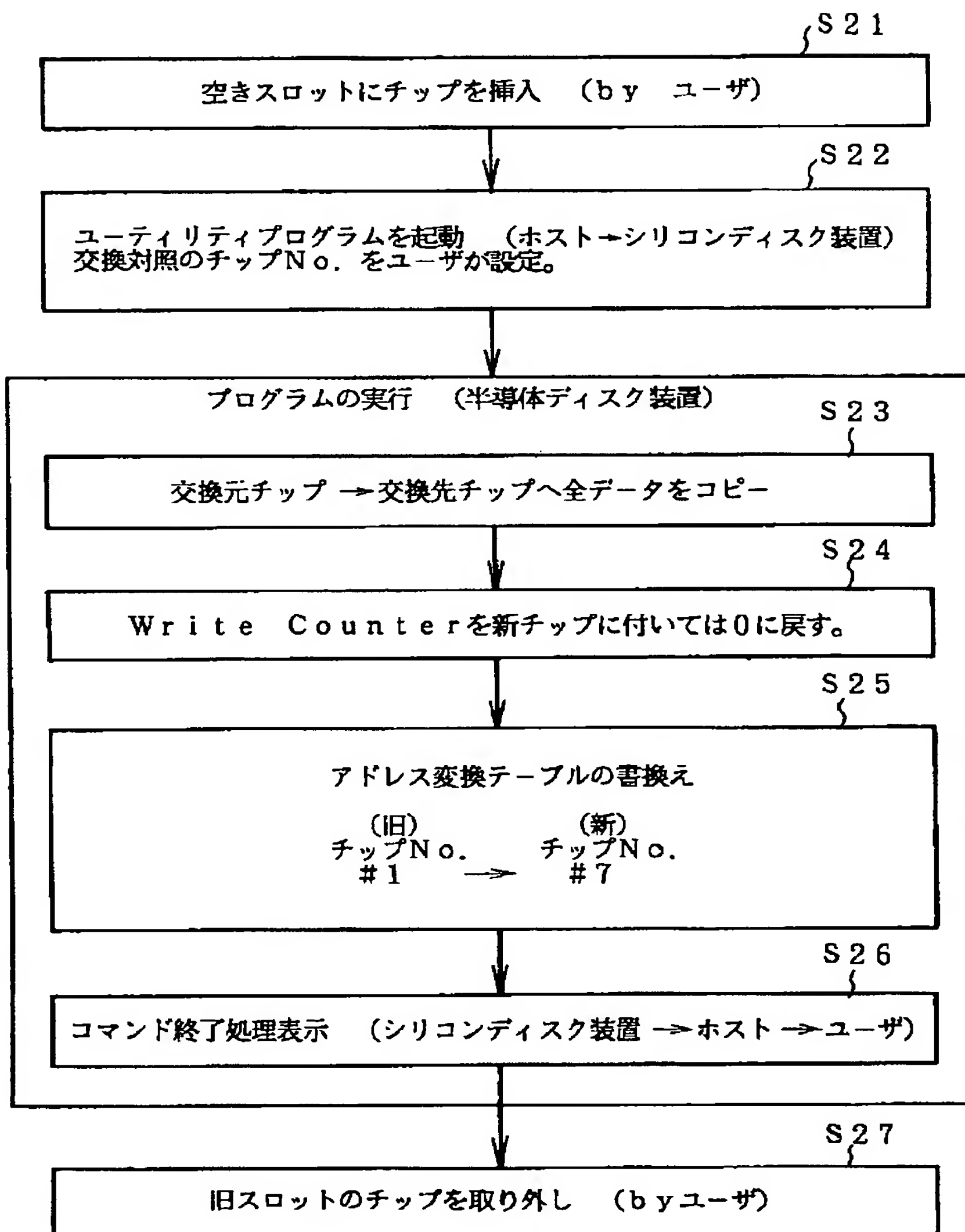
【図8】



【図5】



【図6】



【図7】

